

# EXAMEN HAI206E « ARCHITECTURE ET ASSEMBLEUR »

Session 1 – 20/05/2025 – Durée : 2h (9h00 à 11h00)

- Documents et Calculatrice non autorisés -

## Problème 1 : Logique combinatoire et séquentielle

Q1.1 : Le complément à 2 d'un nombre binaire permet de transformer une soustraction en une addition. Il se calcule en inversant ses bits un à un puis en ajoutant 1. Par exemple, le complément à 2 du mot binaire sur 3 bits 0 0 1 se calcule en inversant ses bits :

$$\begin{array}{r} 110 \\ \text{puis en ajoutant 1 :} \\ 110 \\ + \quad 1 \\ = 111 \end{array}$$

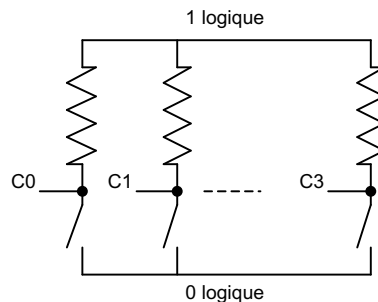
Proposez une solution permettant de calculer les compléments à 2 de tout nombres binaires sur 3 bits. Pour ce faire, commencez par établir la table de vérité du système (3 entrées et 3 sorties) puis calculez les équations et proposez le schéma logique.

Q1.2 : Donnez le schéma d'une bascule RS NOR ainsi que sa table de vérité

## Problème 2 : PIO

On veut déclencher un programme d'alarme à l'adresse 0500 (en hexadécimal) dès qu'un des quatre interrupteurs est fermé. On dispose, pour cela, d'un PIO dont les registres ont pour adresses :

Adresse *RC* → 01E0  
Adresse *RD* → 01E2



Q2.1 : Choisir le mode de fonctionnement pour le PIO.

Q2.2 : Donnez le schéma de câblage entre le système à contrôler et le PIO

Q2.3 : Donnez le programme de configuration.

## Problème 3 : Interruptions

Q3.1 : Donnez et expliquez le schéma d'acquisition d'interruptions

## Problème 4 : Architecture

On considère l'architecture dont la structure est donnée dans la Figure 1.

Q4.1 : Quelle est la séquence de signaux nécessaire à la réalisation du cycle Fetch (cycle Fetch de cours, i.e. **pas d'incrément du compteur ordinal**).

Q4.2 : Donnez un schéma explicatif (Mémoire et unité de traitement) ainsi que la séquence de signaux nécessaire à la réalisation des instructions suivantes :

**LOAD A, Indirect, RA**  
**JUMP, Direct, RA**  
**JUMP C, Relatif, RA**

## Problème 5 : Décodage d'instructions

Q5.1 : Donnez et expliquez le schéma général du décodage d'instructions.

Q5.2 : Programmez les instructions suivantes que vous avez codé dans la problème n°2 :

<b>LOAD A, Indirect, RA</b>	<b>COP MA = 107</b>
<b>JUMP, Direct, RA</b>	<b>COP MA = 221</b>
<b>JUMP C, Relatif, RA</b>	<b>COP MA = 234</b>

dans un décodeur microprogrammé en utilisant le tableau en dernière feuille du sujet **que vous rendrez avec votre copie en y ajoutant votre n° d'anonymat**. Pensez aussi à y ajouter le cycle Fetch.

## MEMENTO DE L'INTERFACE UNIVERSEL - PIO

### Mode

7	6	5	4	3	2	1	0
m	x	x	1	1	1	1	1

m m = 00 → Mode 0 Sortie  
 01 → Mode 1 Entrée  
 10 → Mode 2 E/S bidirectionnelle  
 11 → Mode 3 Contrôle d'état

### Vecteur

Le vecteur d'interruption est toujours pair.

### Interruption

7	6	5	4	3	2	1	0
A	x	x	x	0	0	1	1

A = 0 → désarmé  
 1 → armé

### En mode 3

7	6	5	4	3	2	1	0
A	F	V	M	0	1	1	1

A = 0 → désarmé  
 1 → armé  
 F = 0 → une valeur active suffit  
 1 → toutes valeurs actives sont nécessaires  
 V = 0 → valeur active = 0  
 1 → valeur active = 1  
 M = 0 → pas d'entrée masquée  
 1 → il y a des entrées masquées

### Définition du masque des entrées (si des entrées doivent être masquées)

7	6	5	4	3	2	1	0
.	.	.	mi	.	.	.	.

mi = 0 → Ai non masquée  
 1 → Ai masquée

### Définition du sens des connexions (immédiatement si choix du mode 3)

7	6	5	4	3	2	1	0
.	.	.	si	.	.	.	.

si = 0 → Ai est une sortie  
 1 → Ai est une entrée

